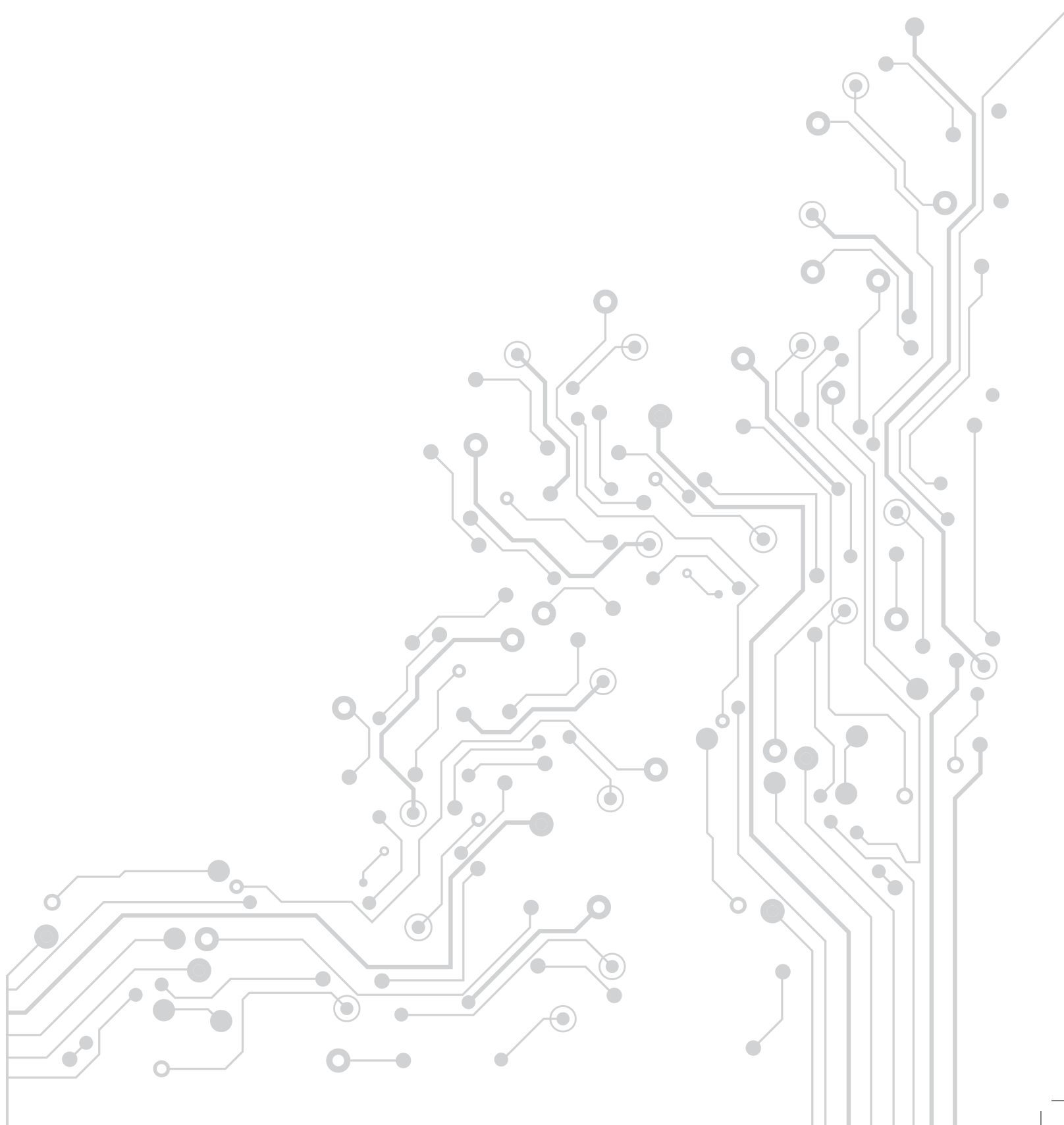


Xpedition®  
Enterprise



xpedition®

*Технологический лидер в области проектирования сложных систем на печатных платах*



# Содержание

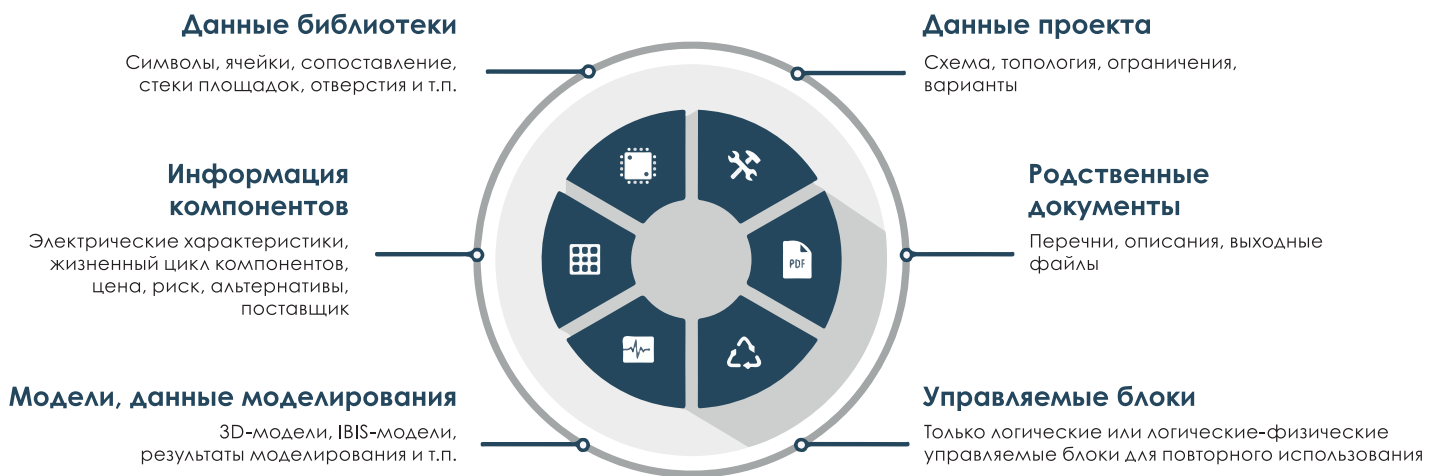
<b>Интегрированный маршрут проектирования</b>	<b>3</b>
<b>Уникальные технологии</b>	<b>3</b>
<b>Ввод принципиальной схемы</b>	<b>4</b>
<b>Совместное проектирование: ИС – ПЛИС – печатная плата</b>	<b>4</b>
<b>Ввод ограничений</b>	<b>5</b>
<b>Топология и трассировка</b>	<b>6</b>
<b>Технологический лидер в разработке топологии плат</b>	<b>6</b>
Автоматическая и интерактивная трассировка	6
Динамическая заливка	7
Области правил	7
Шинная трассировка с изменяющейся конфигурацией переходов	7
<b>Топология высокоскоростных плат</b>	<b>7</b>
Выравнивание цепей	7
Трассировка дифференциальных пар	8
Динамическое отображение нарушений	8
<b>Коллективная разработка топологии</b>	<b>8</b>
<b>Встроенные пассивные компоненты</b>	<b>8</b>
<b>Трассировка высокоплотных соединений</b>	<b>8</b>
<b>Фанатуы корпусов BGA с высокой плотностью выводов</b>	<b>9</b>
<b>Разработка высокочастотных схем</b>	<b>9</b>
<b>Создание системы на нескольких платах</b>	<b>9</b>
<b>Моделирование</b>	<b>10</b>
Проверка правил проектирования	10
Анализ целостности сигналов	10
Анализ целостности питания	11
Тепловой анализ печатных плат	11
<b>3D электромагнитный анализ</b>	<b>11</b>

## Интегрированный маршрут проектирования

Пакет Xpedition выгодно отличается от конкурентов глубоко интегрированным окружением, уникальными технологиями и возможностью удовлетворить требования как средних, так и крупных компаний. Общая база данных, общие правила и интерфейс пользователя позволяют устранить дополнительную нагрузку на управление взаимодействием модулей при сквозном проектировании.

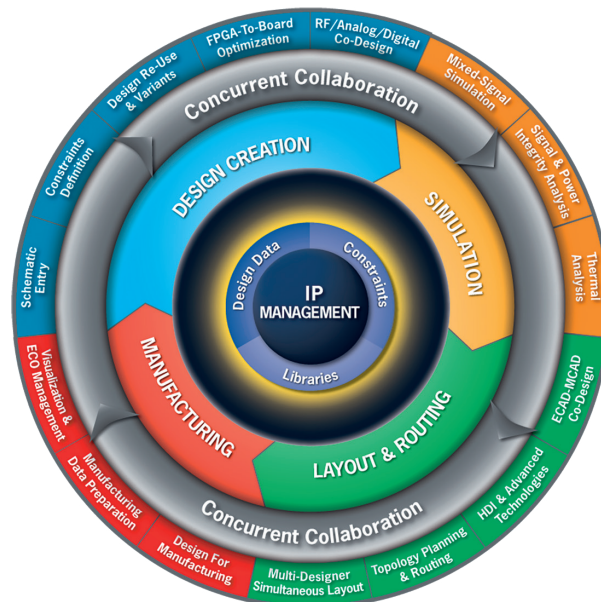
Система управления данными проекта и библиотекой, а также электрическими и топологическими ограничениями обеспечивает поддержку коллективного проектирования как для локальных, так и для глобально распределенных групп инженеров, усиливая их ресурсы и сокращая время проектирования. Целостность данных поддерживается на всем протяжении проекта – от разработки концепции до изготовления печатной платы. Xpedition интегрирован с системами EDM (Engineering Data Management) и CM (Constraint

Manager), обеспечивающими централизованную инфраструктуру для управления библиотеками компонентов, данными и версиями проектов, повторным использованием, вводом и редактированием высокоскоростных и технологических правил и интеграцией с корпоративными системами PLM. Интеграция с инструментами подготовки производства гарантирует поддержание целостности проекта.



## Уникальные технологии

Обеспечивая инженера глубоко интегрированным окружением, пакет Xpedition, в дополнение к классическим решениям в области проектирования печатных плат, содержит множество уникальных технологий. Эти технологии нацелены на эффективное решение задач компании, позволяя группе инженеров выпускать на рынок более конкурентоспособный продукт с меньшими затратами.



Эти технологии делятся на три категории:

- коллективное (параллельное) проектирование системы;

- использование и анализ наиболее совершенных технологий изготовления интегральных схем и печатных плат;

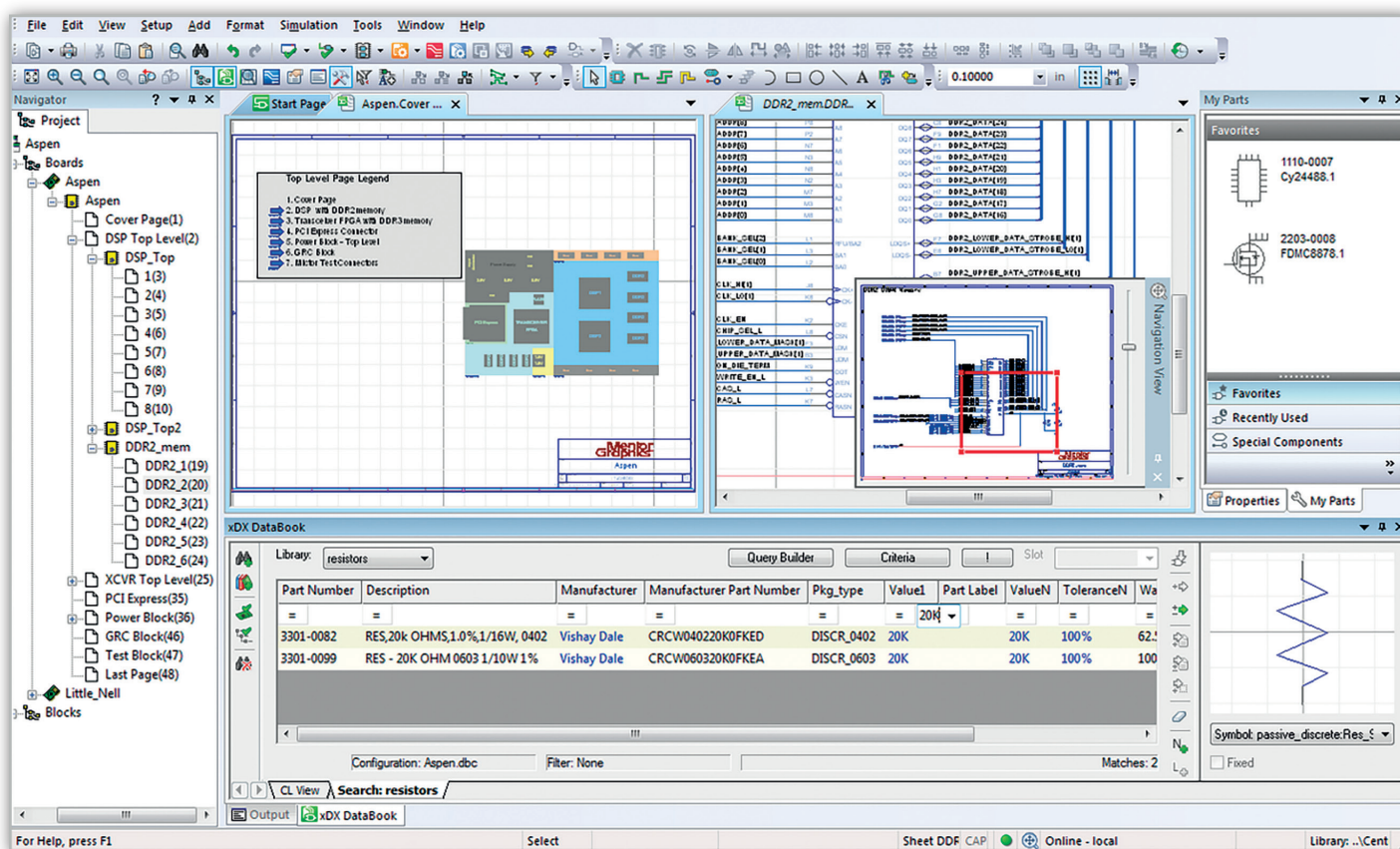
- взаимодействие базовых функций проектирования печатных плат с другими дисциплинами в процессе проектирования.

## Ввод принципиальной схемы

Схемотехнический редактор xDX Designer предлагает законченное решение для создания проекта, его описания и повторного использования. Он содержит все необходимое для проектирования схем и моделирования, выбора компонентов и управления библиотеками, предварительной планировки целостности сигналов, управления проектами и коллективного проектирования. Несколько инже-

неров могут одновременно работать в редакторе xDX Designer над одним проектом, без использования классической процедуры разбиения-слияния. Сделанные одним инженером изменения немедленно отображаются в главной базе данных и видны всем участникам рабочей группы, обеспечивая, таким образом, синхронизацию интерфейсов между отдельными листами схемы. В дополнение к классическим символам схем xDX Designer поддерживает табличный ввод компонентов и соединений. Это особенно

актуально для компонентов с очень большим количеством выводов, где схемный символ может занять несколько страниц. xDX Designer интегрирован с системами управления жизненным циклом изделия, делая доступными внутри предприятия проектные данные, схемы в формате PDF и спецификации (BOM). Он также поддерживает централизованные библиотеки, доступные через Интернет, позволяя иметь только одну версию корпоративной библиотеки.



## Совместное проектирование: ИС – ПЛИС – печатная плата

Модуль I/O Designer является быстрым и эффективным инструментом назначения выводов ПЛИС/ИС с учетом топологии печатной платы и помогает решать сложные задачи, возникающие при совместной раз-

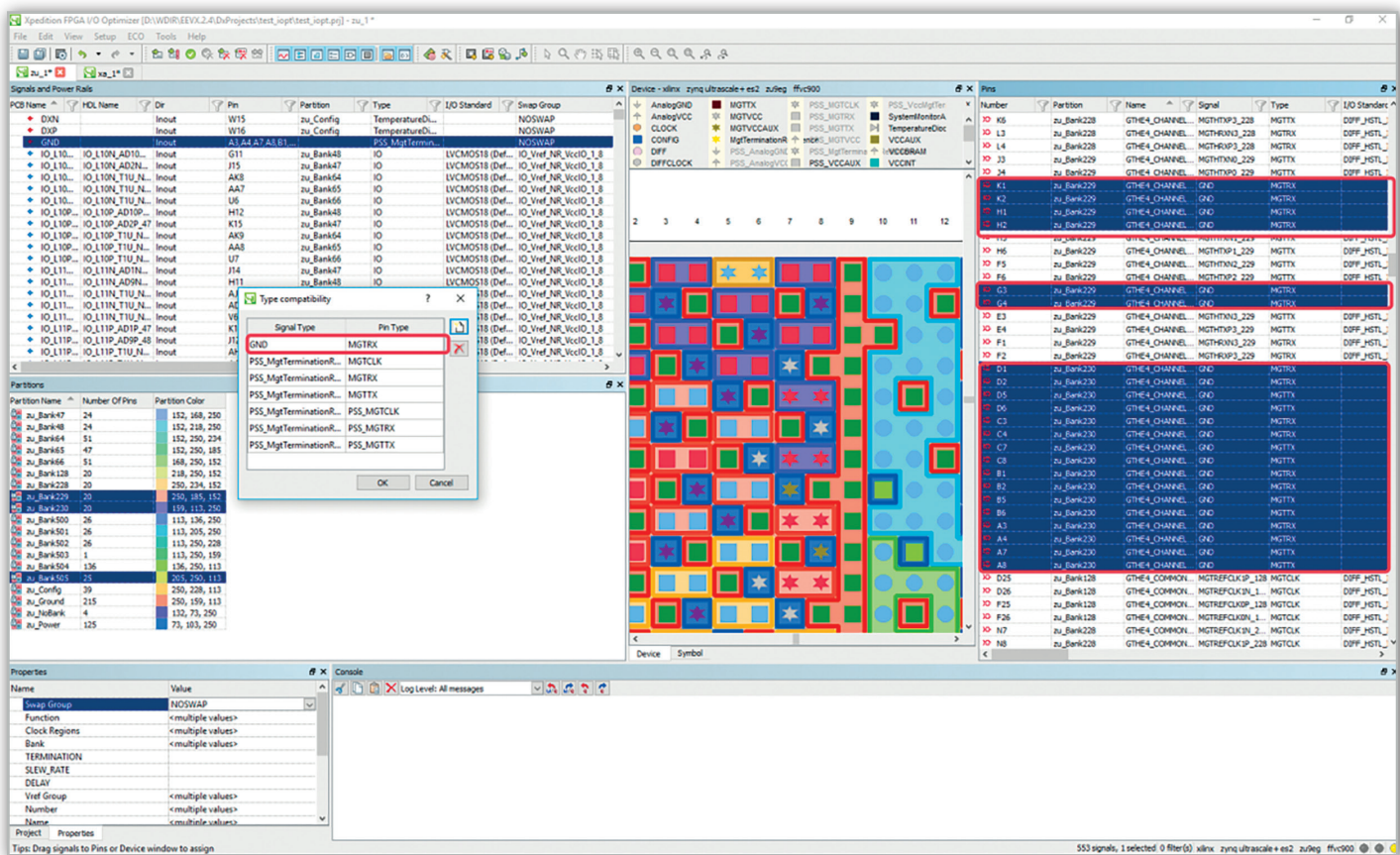
работке ПЛИС, ИС и печатных плат. I/O Designer интегрирует маршруты проектирования ПЛИС/ИС и печатных плат, обеспечивая одновременное проектирование сверху вниз, сокращая время проектирования и оптимизируя производительность системного уровня. Поддерживая библиотеки ПЛИС от большинства производителей, I/O Designer предоставляет

всю информацию о каждом выводе выбранного компонента. Пользователь может назначить все сигналы на выводы компонента или только те, которые критичны для разработки печатной платы. Для критичных сигналов можно также назначить специальные стандарты, присваиваемые вводам-выводам.

Таким образом, можно оптимизировать распределение выводов одной или множества ПЛИС до перехода в топологию платы, добиваясь лучших характеристик системы и уменьшая плотность трассировки, а также сокращая время проектирования. Если есть необходимость переставить выводы на плате для дальнейшего улучшения топологии, I/O Designer укажет, какие выводы можно переставлять,

а какие нет. I/O Designer также синхронизирует маршруты проектирования ПЛИС и платы, выступая в качестве инструмента управления данными, контролирует каждый маршрут и управляет любыми внесенными изменениями, отслеживая перестановку выводов на плате и обновляя все необходимые файлы. На заключительном этапе I/O Designer генерирует ограничения на размещение

и трассировку ПЛИС, основанные на назначении выводов и HDL-проекте ПЛИС, создает необходимые символы, схемы и иерархические ссылки. При проектировании ИС (SoC и SiP) I/O Designer позволяет разработчикам корпусов оперировать размещением ИС, ориентацией и назначением выводов для оптимизации корпуса и печатной платы.



## Ввод ограничений

Пакет Xpedition позволяет создавать и отслеживать исчерпывающий набор высокоскоростных и технологических ограничений (правил). Эти ограничения или вводятся инженерами, или передаются из модуля предтопологического высокоскоростного анализа – и соблюдаются в процессе создания топологии и последующей верификации, что позволяет получить корректный проект с первого выпуска.

Модуль CM (Constraint Manager) предлагает полностью интегрированную, построенную на ограничениях методологию проектирования, которая снижает стоимость проекта и время выпуска изделия за счет автоматизации процесса передачи правил проектирования и исключения повторных итераций. Как и в редакторе xDX Designer, множество инженеров могут одновременно вводить и редактировать ограничения. При этом изменения видны всем участникам про-

цесса в режиме реального времени. CM представляет собой общую среду ввода и редактирования для электрических и физических правил проектирования высокоскоростных систем. Модуль имеет простой в использовании табличный интерфейс, управляемый базой данных проекта, имеющий кросс-ссылки со схемой и топологией проекта.

- Правила отслеживают переименование цепей, добавление и удаление соединений, перестановку выводов и/или вентиляей и изменения стека.

- Интерфейс позволяет легко создавать дифференциальные пары, правила параллелизма и пары выводов.

- Иерархический ввод ограничений с фильтрацией и сортировкой упрощает определение сложных топологий.

Constraint Class/Net	# Pins	Net Class	Topology		Stub Length (th)		# Vias		# Test Points	
			Type	Ordered	Max	Actual	Max	Actual	Required	Actual
(All)		(Default)	MST		300					0
DDR2		(Default)	MST		300					0
DDR2_CLOCKS		DDR2_Clocks	MST		300					0
DDR2_CONTROL		DDR2_Addr_Cntrl	MST		300					0
DDR2_DATA		DDR2_Data	MST		300					0
DDR2_ADDR		DDR2_Addr_Cntrl	MST		300					0
DDR2_Unused		(Default)	MST		300					0
DDR2_BANK_SEL[0]	6	(Default)	MST	No	300					0
DDR2_BANK_SEL[1]	6	(Default)	MST	No	300					0
DDR2_BANK_SEL[2]	6	(Default)	MST	No	300					0
DDR2_LOWER_DATA...	2	(Default)	MST	No	300					0
DDR2_LOWER_DATA...	2	(Default)	MST	No	300					0
DDR2_LOWER_DATA...	2	(Default)	MST	No	300					0
DDR2_UPPER_DATA...	2	(Default)	MST	No	300					0
DDR2_UPPER_DATA...	2	(Default)	MST	No	300					0
DDR2_UPPER_DATA...	2	(Default)	MST	No	300					0
DDR2_UPPER_DATA...	2	(Default)	MST	No	300					0
DDR3		(Default)	MST		300					0
Address		ddr3_address	MST		300					0
Path1		ddr3_address	MST		300					0
Path2		ddr3_address	MST		300					0
clocks		ddr3_clocks	Chained		300					0
mem_ck_n_mem_ck_p	12	ddr3_clocks	Custom		300					0
control		ddr3_control	MST		300					0
Data		(Default)	MST		300					0
group0		ddr3_group0	MST		300					0
group1		ddr3_group1	MST		300					0
group2		ddr3_group2	MST		300					0
group3		ddr3_group3	MST		300					0
Strobes		(Default)	MST		300					0
ExpoDemoAnalog3v_(All)		ExpoDemoAnalog3v_...	MST		300					0

## Топология и трассировка

Пакет Xpedition – это наиболее мощное в индустрии решение в области проектирования топологии печатных плат. Сочетая легкость использования с расширенной функциональностью, Xpedition предлагает разработчикам передовую технологию для создания наиболее сложных проектов, включая интерактивную и многошаговую автотрассировку, настраиваемую пользователем под конкретные задачи проекта, такие как трассировка дифференциальных пар, выравнивание проводников, оптимизация для производства, технологии наращивания слоев и микропереходов.

## Технологический лидер в разработке топологии плат

Технология размещения и трассировки Xpedition представляет

собой революционный шаг в области проектирования топологии печатных плат. Передовая технология автотрассировки сочетается с возможностями интерактивного редактирования и представляет единую, мощную и простую в использовании среду проектирования. Эта среда устраняет неудобства переключения между разными модулями для выполнения задач и обеспечивает контроль ограничений, используемых для автотрассировки и интерактивного редактирования.

Xpedition дает разработчику больше возможностей контролировать процесс проектирования топологии, при необходимости переключаясь между автоматическим и ручным редактированием. Все задачи, от таких простых, как задание контура платы, до комплексных процедур выполнения условий трассировки высокоскоростных сигналов, реализуются системой и ин-

женером совместно в реальном времени. Конечный результат – сокращение времени проектирования, увеличение эффективности и высокое качество проектов.

### Автоматическая и интерактивная трассировка

- Единое интегрированное окружение для редактирования размещения и трассировки сокращает время проектирования и увеличивает производительность.

- Поддерживаются все физические и высокоскоростные правила проектирования.

- Проект полностью отвечает заданным правилам, что исключает затраты на устранение ошибок.

- Бессеточная полноценная трассировка под углом 45 градусов.

- Наиболее передовая технология автотрассировки. Автотрассировщик можно в любое время остановить и запустить, все результаты будут соответствовать ограничениям.
- Динамическая оптимизация трасс, включая редактирование сегментов, исключение острых углов и выполнение правил подключения к площадкам.

### Динамическая заливка

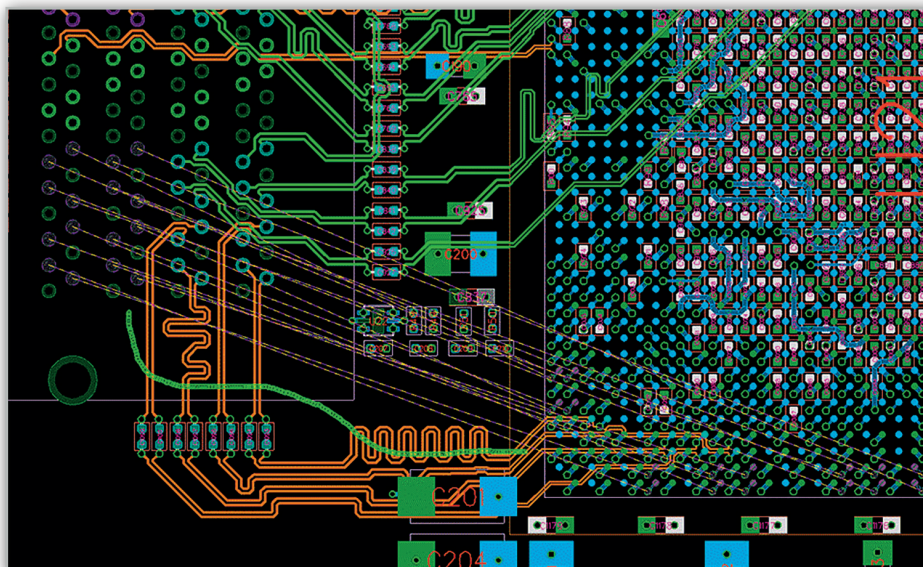
При редактировании платы автоматически очищается область заливки вокруг трасс, переходов и площадок. Динамическая заливка происходит так быстро, что позволяет держать ее постоянно включенной при редактировании топологии. Сдвиг перехода перемещает другие переходы, раздвигает трассы, переходы и заливки, при этом всегда автоматически сохраняются связи объектов.

### Области правил

Области правил существенно улучшают трассировку вокруг BGA и других компонентов с мелким шагом выводов. Области правил предоставляют полный набор правил, которые контролируются при оперативной и пакетной проверке, а также при интерактивной и автоматической трассировке. Области правил можно задать по слоям и назначить в любой многоугольник, прямоугольник или окружность. При входе или выходе из области правил автоматически изменяются ширина трасс и зазоры. Для увеличения трассируемости в области правил можно также изменять размер и диапазон переходов.

### Шинная трассировка с изменяющейся конфигурацией переходов

Функция шинной трассировки позволяет одновременно интерактивно трассировать несколько цепей, включая дифференциальные пары. Обеспечивается возможность трассировки даже



через области, заполненные выводами в шахматном порядке. В случае необходимости автоматически раздвигаются другие трассы, переходы и заливки, препятствующие трассировке. Нажатием на кнопку можно легко подобрать нужный шаблон конфигурации переходов для трассировки в плотных областях проекта.

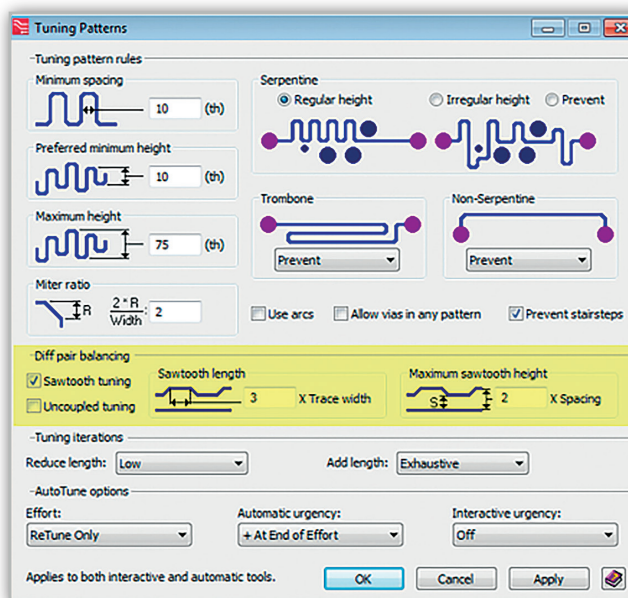
## ТОПОЛОГИЯ ВЫСОКОСКОРОСТНЫХ ПЛАТ

В современных условиях для повышения производительности проектируемой системы и уменьшения итераций проекта требуется уделять серьезное

внимание контролю качества сигналов. Проектирование высокоскоростных плат является составной частью среды Xpedition.

### Выравнивание цепей

Интерактивная трассировка включает соответствующие графические инструменты для выравнивания цепей. При редактировании цепи автоматически выравниваются, а также динамически обновляется диалоговое окно предупреждений о нарушении ограничений. Автотрассировка также включает функцию выравнивания цепей, причем выровненные цепи автоматически сохраняются до окончания проекта.



### Трассировка дифференциальных пар

Трассировка и редактирование дифференциальных пар выполняются легко и быстро. Правила зазоров в паре можно ввести послойно и по классам цепей. При редактировании одной трассы другая трасса в паре автоматически сдвигается за ней. Полезной опцией для трассировки критических сигналов на плотной плате является трассировка дифференциальных пар на соседних слоях.

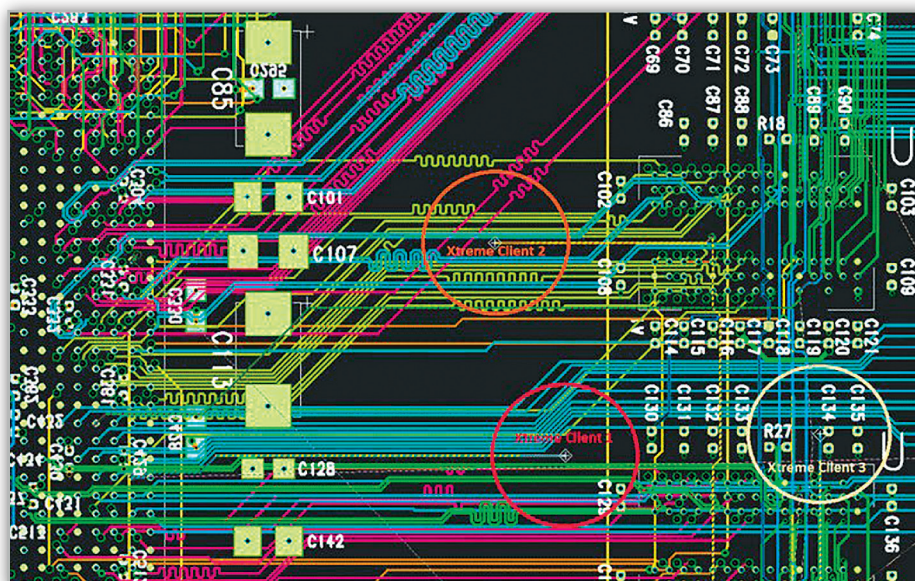


### Динамическое отображение нарушений

Нарушения отображаются в динамическом режиме. Для облегчения идентификации им можно задать собственный цвет. При устранении они автоматически исчезают из списка нарушений.

Поэтому любой инженер может в любое время и из любого места подключиться к совместной разработке срочного проекта, тем самым существенно сокращая время проектирования.

Это является идеальным решением для больших и сложных проектов или плат со смешанной технологией, где специалистам нужно сконцентрироваться на своей части проекта.



### Коллективная разработка топологии

Модуль Xpedition® xPCB Team Layout вносит коренные изменения в процесс разработки и стимулирует развитие новой технологии, позволяющей множеству разработчиков плат совместно вести работу на одной базе данных через внутреннюю сеть или Интернет. В отличие от традиционных методологий группового проектирования, которые подразумевают разбиение-слияние при совместной разработке, xPCB Team Layout не требует физического разбиения, и каждый разработчик видит все то, что делают другие участники процесса, в реальном времени. Работа в таком режиме не предполагает дополнительного обучения или сложных настроек.

### Встроенные пассивные компоненты

При увеличении скорости и плотности ИС и ПЛИС требуется больше пассивных компонентов (резисторов и конденсаторов). В некоторых случаях их необходимо несколько сотен. Выполнение их в виде встроенных компонентов, а не дискретных SMD-элементов может существенно уменьшить размер платы и улучшить производительность. Xpedition обеспечивает законченное решение: специальные инструменты подбора определяют, какие компоненты выполнить встроенными, а не дискретными, основываясь на размере платы и ее стоимости. Они выбирают материал пассивов, автоматически синтезируют компоненты из библио-

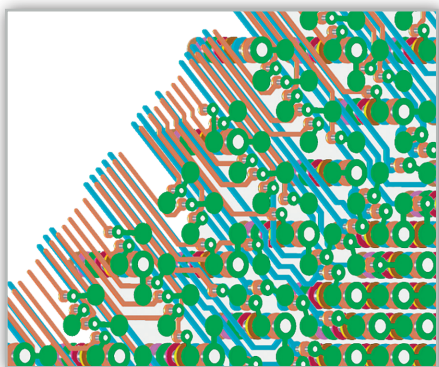
тек материалов производителей и генерируют полные данные для изготовления печатной платы. В результате автоматизируются процессы, которые могут занять недели ручного труда.

### Трассировка высокоплотных соединений

В настоящее время широко применяются корпуса BGA, CSP, COB и DCA, что приводит к увеличению плотности топологии. Применение структур наращивания слоев и микропереходов усложняет трассировку. Xpedition предлагает передовую технологию для разработки высокоплотных соединений, поддерживающую задание сложных правил для структур переходов и трассировку с учетом



геометрии микропереходов, в том числе трассировку под контактными площадками. Допускаются переходы между любыми двумя слоями. Переходя от традиционных пар слоев ламината к наращиваемым на ламинате структурам, Xpedition облегчает вывод сигналов из компонентов с большим количеством и большой плотностью выводов. Наращиваемые области обычно имеют меньшие зазоры, чем слои ламината. В этом случае для различных вариантов переходов вводятся специальные задержки распространения сигнала и требования к величине зазора.



## Фанатуы корпусов VGA с высокой плотностью выводов

Подсоединение к современным корпусам с большой плотностью выводов может стать трудоемким процессом, требующим больших затрат времени. Уникальные технологии Xpedition позволяют автоматически создать фанатуы для корпусов VGA с большим количеством и высокой плотностью выводов. Следуя публикуемым компанией Mentor Graphics руководствам по разработке, можно задать конфигурацию фанатаута, используя наращиваемые слои и микропереходы (HDI/microvia), и получить фанатаут за несколько секунд.

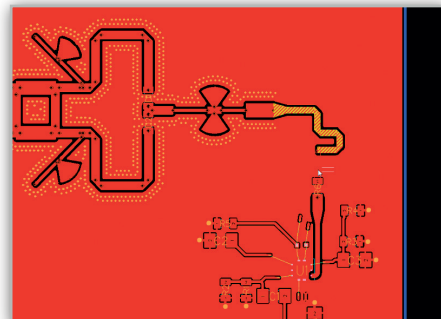
Затем, с учетом расположения окружающих компонентов платы, можно задать и автоматически получить выход этих соединений в свободное пространство платы. Таким образом, задача, обычно занимающая несколько дней, решается за считанные минуты.



## Разработка высокочастотных схем

По мере совершенствования беспроводных технологий всё большее распространение приобретают «смешанные» проекты, в которых на одной плате располагаются цифровые, аналоговые и высокочастотные (ВЧ) блоки. Обычно разработка таких плат требует двух различных инструментов и библиотек. Передовая технология, внедренная компанией Mentor Graphics, дает возможность разрабатывать ВЧ-схемы непосредственно в среде Xpedition, включая такие этапы, как ввод схем, синтез ВЧ-компонентов на основе библиотек поставщиков ВЧ-симуляторов, редактирование ВЧ-схем и прямой интерфейс к ВЧ-симуляторам от таких поставщиков, как Agilent и AWR. В результате обеспечен высокоэффективный процесс, интегрирующий как сам проект, так и группу инженеров

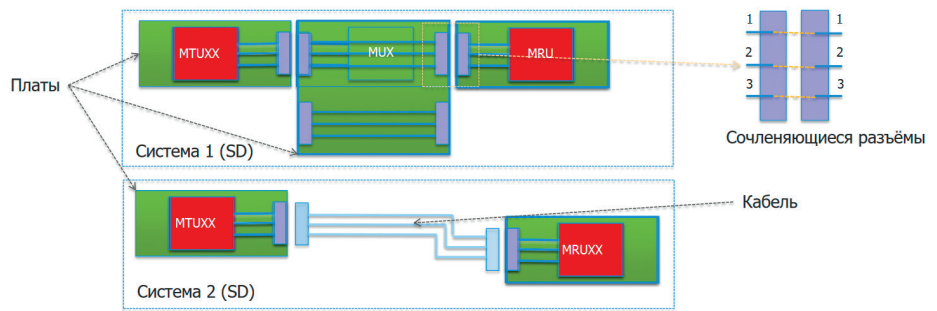
различного профиля, исключая операции дублирования и синхронизации библиотек, эффективно сочетающий возможности Xpedition и технологий ВЧ-моделирования от других поставщиков.



## Создание системы на нескольких платах

Устройства на нескольких платах традиционно использовали несколько не связанных между собой инструментов для описания функционала и связности системы. Данные приходилось несколько раз вводить с нуля, поскольку не существовало стандартных способов их передачи между различными дисциплинами и областями. Разобщенное создание схем объединительных плат/кабелей в совокупности со слабым контролем разъемов является причиной, по которой многим компаниям приходится изготавливать дорогостоящие прототипы, чтобы компенсировать недостатки методологии разработки. Большое количество времени и ресурсов тратится на ручное исправление ошибок в межсоединениях или ручную синхронизацию плат и кабелей. Часто для минимизации рисков ошибок требуются жесткие правила для названий и внесения изменений. Большинство неполадок в системе связано с неправильными межсоединениями, включая перестановку контактов

в разьеме, неправильную ориентацию разъемов, механическую несовместимость или неправильно спаренные разьемы. Mentor Graphics Xpedition® xSD Systems Designer решает эти проблемы при помощи автоматизированной технологии, расширяющей маршрут разработки печатных плат до проектирования многоплатной системы. Пакет применяет инновационные и отработанные методы управления данными и связностью ко всему маршруту проектирования и воплощения электронной системы, существенно сокращая ручные задачи. Это дает больше времени для оптимизации системы под заданные спецификации, одновременно повышая качество и снижая риски срыва сроков. Программа для проектирования системы интегрирована с маршрутом Xpedition и уникальным центром хранения текущих проектов, что позволяет разрабатывать всю систему полностью. Пакету под силу создание системы на нескольких платах, оптимизация и воплощение, что позволяет устранить ошибки до того как какое-либо устройство будет изготовлено.



Он предоставляет уникальную среду, позволяя разработчикам системы, плат, кабелей и жгутов совместно разрабатывать сложные многоплатные системы.

## Моделирование

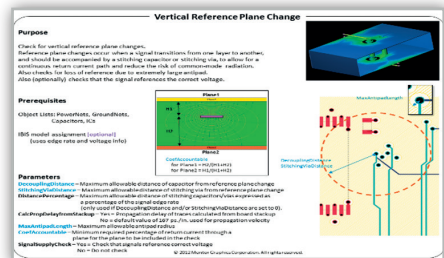
Маршрут Xpedition® Enterprise включает в себя полный набор средств моделирования HyperLynx®:

- аналоговое моделирование;
- проверку на потенциальные проблемы целостности сигналов, питания и электромагнитной индукции;
- анализ целостности питания;
- анализ целостности сигналов;
- тепловой анализ.

Инструменты HyperLynx могут увеличить быстродействие устройства, минимизировать количество неудачных прототипов и ускорить выход продукта на рынок.

## Проверка правил проектирования

HyperLynx® DRC выполняет проверку на предмет проблем электромагнитной совместимости и целостности сигналов и питания. Включает базовый набор проверок, который можно дополнять и настраивать. Благодаря возможности доступа к базе данных проекта позволяет создавать целый спектр разнообразных проверок. Благодаря поддержке VBScript и JavaScript, наличию подробной документации и встроенной среды отладки этот продукт ускоряет анализ, автоматизируя проверки, которые в противном случае приходилось бы выполнять вручную.

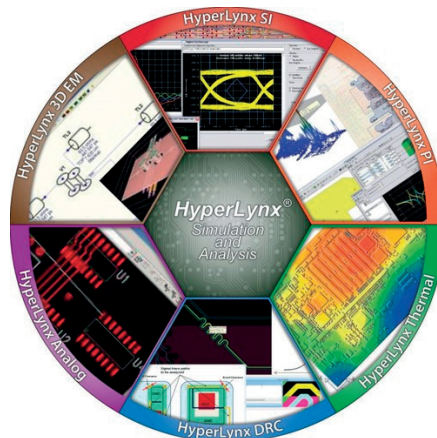
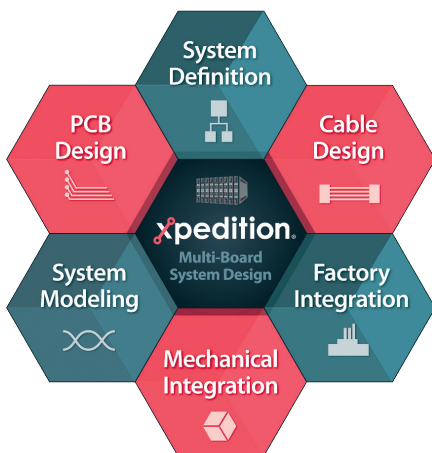


## Анализ целостности сигналов

HyperLynx® Signal Integrity (SI) производит быстрый, простой и точный анализ целостности сигналов и электромагнитной совместимости для печатных плат.

HyperLynx SI позволяет инженерам эффективно изучать, создавать и проверять правила и ограничения для проекта, гарантируя, что проект будет работать так, как задумывалось.

Пакет интегрирован как со схемотехническим, так и с топологическим редактором. Он



может быстро и точно рассчитать эффекты, проявляющиеся в высокоскоростных цепях, такие как выбросы, звон, наводки и время стабилизации сигнала. Включает в себя Мастер автоматизированной проверки DDRx и SERDES.

### Анализ целостности питания

HyperLynx PI включает анализаторы целостности питания, такие как анализ падения напряжения (DC drop), анализ частотных развязок (AC decoupling), анализ шумов в слоях питания, а также экстрактор моделей.

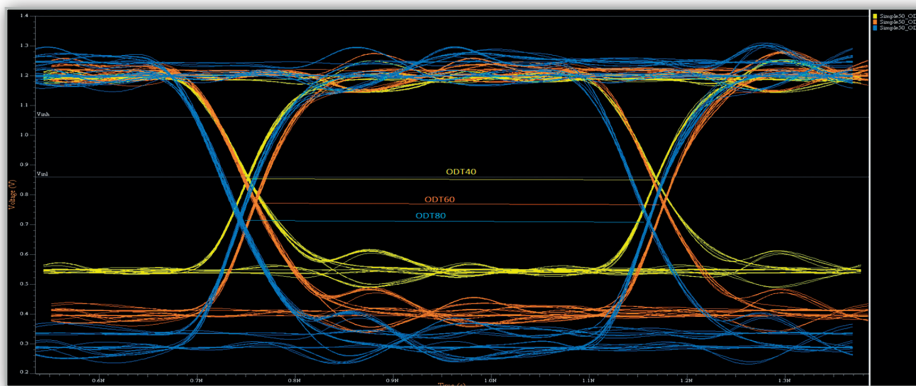
Позволяет определить падение напряжения в слоях питания с учетом геометрии слоя, образования неоднородностей, характеристик материалов, источников напряжений и потребителей.

Позволяет спланировать профиль импеданса сети распределения питания, изменяя различные параметры, такие как:

- стек платы – количество слоев, характеристики диэлектрических/электрических слоев, толщины и т.п.
- форма и расположение слоя, а также количество, местоположение и параметры конденсаторов.

Позволяет провести анализ развязок с сосредоточенными и распределенными параметрами и анализ шумов.

Предоставляет возможность провести смешанное моделирование с учетом нагрева проводников от протекающего по ним тока.



### Тепловой анализ печатных плат

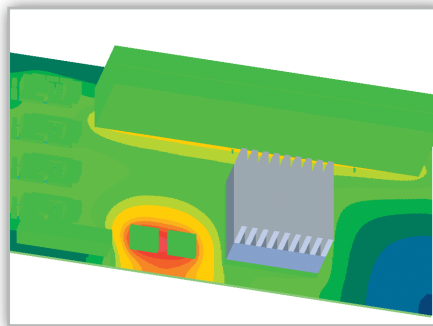
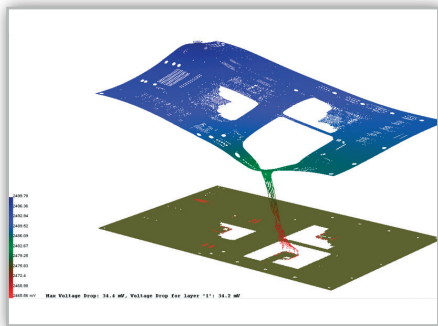
HyperLynx® Thermal анализирует тепловые условия на печатной плате, не обязательно полностью оттрассированной. Моделирует теплопроводность, конвекцию и излучение, создает температурные профили, градиенты и карты превышения допустимой температуры, уже на ранних стадиях проектирования предотвращая возникновение проблем перегрева компонентов.

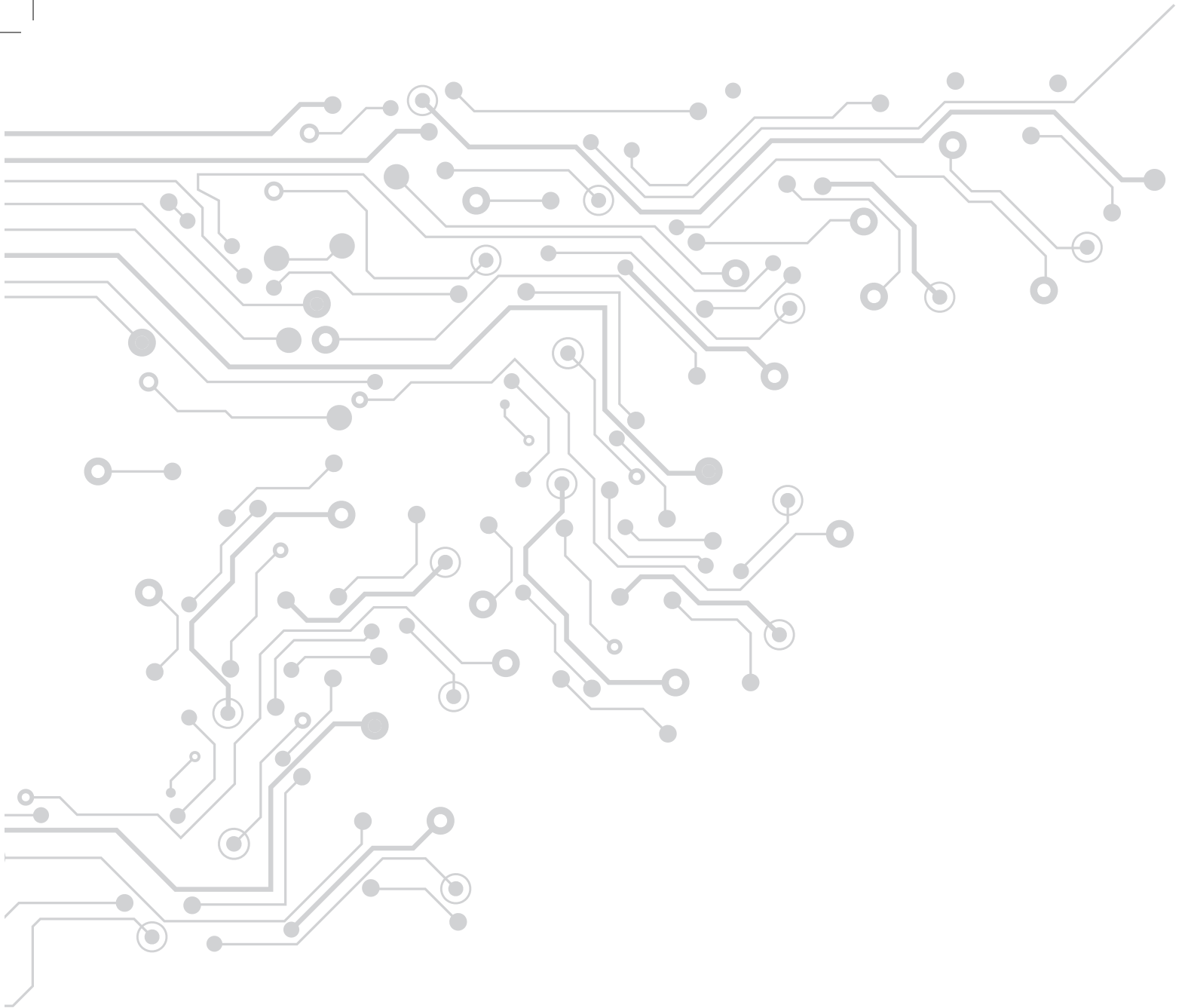
Модифицируя проекты по сценарию «что если», инженеры могут увеличить время наработки на отказ, улучшив качество изделия. Данный пакет исключительно прост в использовании, интегрирован с топологическим редактором и нацелен на использование разработчиками печатных плат для оценки влияния размещения компонентов на общую тепловую картину. Для более полного анализа, с учетом влияния корпуса и внешних факторов, рекомендуется использовать продукты линейки FloTHERM.

## 3D ЭЛЕКТРОМАГНИТНЫЙ АНАЛИЗ

Позволяет моделировать антенные решетки, фильтры, различные структуры на плате и в корпусе микросхемы. Для ускорения моделирования поддерживает распараллеливание вычислений.

В современных условиях, когда постоянно растет скорость передачи данных, в цепях появляются дополнительные элементы, которые требуют более точного расчета при моделировании. Такими элементами являются, например, межслойные переходы, ответвления, изгибы и т.д. Моделирование в 3D EM-симуляторе всей платы займет слишком много времени, поэтому такие элементы можно извлечь из топологии и, по результатам моделирования в HyperLynx 3D EM, получить модель, пригодную для включения в моделирование цепи в обычном 2D EM-симуляторе (HyperLynx SI/PI). Таким образом можно существенно ускорить получение результатов, не теряя необходимой точности расчетов.





**АО «Нанософт» – официальный дистрибьютор Mentor Graphics на территории России и стран СНГ.**

108811, Москва, Румянцево, 22-й км Киевского шоссе, д. 4, стр. 1, оф. 508А

Тел.: +7 (495) 645-8626

mentor.cad-expert.ru

mentor@cad-expert.ru

**Чтобы получить актуальную информацию о продукте, посетите сайт [www.pads.com](http://www.pads.com)**

© 2019 Mentor Graphics Corporation. Все права защищены. Этот документ содержит информацию, которая является собственностью корпорации Mentor Graphics; он может целиком или частично копироваться из оригинального источника исключительно для внутренних коммерческих целей – при условии, что это примечание будет полностью отображено во всех экземплярах копии. Принимая данный документ, получатель обязуется приложить все необходимые усилия для предотвращения несанкционированного использования этой информации. Все торговые марки, упомянутые в настоящем документе, принадлежат соответствующим владельцам.

**Головной офис**  
**Mentor Graphics Corporation**  
8005 SW Boeckman Road  
Wilsonville, OR 97070-7777  
Тел.: 503-685-7000  
Факс: 503-685-1204  
Отдел продаж  
Тел.: 800-547-3000  
sales\_info@mentor.com

**Кремниевая долина**  
**Mentor Graphics Corporation**  
46871 Bayside Parkway  
Fremont, CA 94538 США  
Тел.: 510-354-7400  
Факс: 510-354-7467  
Североамериканский  
центр технической  
поддержки  
Тел.: 800-547-4303

**Европа**  
**Mentor Graphics Deutschland GmbH**  
Arnulfstrasse 201 80634  
Мюнхен, Германия  
Тел.: +49-89-57096-0  
Факс: +49-89-57096-400

**Тихоокеанское кольцо**  
**Mentor Graphics (Тайвань)**  
Room 1001,10F  
International Trade Building  
No. 333, Section 1, Keelung  
**Road Taipei, Тайвань,**  
**Китайская Республика**  
Тел.: 886-2-87252000  
Факс: 886-2-27576027

**Япония**  
**Mentor Graphics Japan Co., Ltd.**  
Gotenyama Garden 7-35,  
Kita-Shinagawa 4-chome  
Shinagawa-Ku, Токио, 140-  
0001, Япония  
Тел.: +81-3-5488-3033  
Факс: +81-3-5488-3004

**Mentor**<sup>®</sup>  
A Siemens Business

MF 10-15 1033231-w